

1 简介

本应用笔记介绍 MKW4xZ/3xZ/3xA/2xZ 系列 DC-DC 开关模式电源(SMPS)转换器的使用。本文档涵盖了工作电压、电路操作类型、硬件设计指南、软件配置和电源能力。

目录

1	简介	1
2	MKW DC-DC 转换器	1
3	DC-DC 电源模式	2
4	DC-DC 转换器软件设置	6
5	硬件设计指南	16
6	电流估计和效率报告	21
7	修订记录	27

2 MKW DC-DC 转换器

本应用笔记基于 MKW41Z 技术数据。其他型号器件的工作条件、功能、规格和要求可能有所不同，请参阅器件特定的文档。例如，某些器件不支持升压模式（MKW36、MKW35、MKW37、MKW38）。

MKW41Z DC-DC 转换器是一款双路输出转换器，支持三种工作模式：旁路、降压和升压。在旁路模式下，DC-DC 转换器被禁用，微控制器的电源引脚须从外部供电。在降压模式下，DC-DC 转换器启用，需要 1.8 V 至 4.2 V 的直流电源（在启动期间，所需的最小电源电压为 2.1 V）。在升压模式下，DC-DC 转换器需要 0.9 V 至 1.795 V 的直流电源（在启动期间，所需的最小电源电压为 1.1 V）。

启动和工作模式通过 DCDC_CFG 和 PSWITCH 引脚进行配置。

当 DC-DC 转换器上电时，两个输出采用默认电压设置。通过软件可以在下表所示的范围内改变输出电压，但前提是：在降压模式下，对于所有输入范围，输出比输入电压低 50 mV；在升压模式下，输出比输入电压高 50 mV。

警告

VDD_1P8 必须总是大于或等于 VDD_1P5。否则，内部保护二极管正偏，可能导致电气过应力，从而损坏器件。

模式	VDD1P8		VDD1P5	
	默认值	范围	默认值	范围
降压	1.8 V	$1.71 \text{ V} \leq \text{VDD_1P8} \leq 3.50 \text{ V}$	1.5 V	$1.425 \text{ V} \leq \text{VDD_1P5} \leq 1.65 \text{ V}$
升压	1.8 V	$1.71 \text{ V} \leq \text{VDD_1P8} \leq 3.50 \text{ V}$	1.8 V	$1.425 \text{ V} \leq \text{VDD_1P5} \leq 2.0 \text{ V}$

该 DC-DC 转换器有两种工作模式：连续模式和脉冲模式。在连续模式下工作时，内部数字控制持续开启，工作频率为 DC-DC 参考频率的 1/16。在大多数应用中，RF 振荡器（或主振荡器）用作 DC-DC 参考频率，它是一个 32 MHz 时钟。因此，工作频率为 2 MHz。有些应用可能使用 26 MHz 晶振，相应的工作频率为 1.625 MHz。该 DC-DC 转换器还有一个内部 RC 振荡器，当不使用 RF 振荡器时，它可以用作参考。该振荡器的频率为 26 MHz。



在脉冲模式下，DC-DC PWM 开启，直到输出电容被充电至所配置的高触发限值。然后，DC-DC PWM 暂时关闭，直到输出电压降至低触发限值，PWM 突发再次为输出电容充电。通常，当 SoC 进入低功耗模式时，DC-DC 进入脉冲模式；当 SoC 处于运行模式时，DC-DC 处于连续模式。软件可以配置当进入某些低功耗模式时选择何种 DC-DC 模式（连续或脉冲）。脉冲模式可提高低功耗模式（电流不超过 0.5 mA）下的能效。

VDD_1P8 应通过外部 PCB 走线提供 VDD1、VDD2 和 VDDA 电源；在电流能力范围内，它也可以为系统的其他电路供电。VDD_1P5 设计用于仅为射频电路供电。此电源只应外部连接到 VDD_RF 引脚。

DC-DC SMPS 使用电压 VDD_0/1 作为 VDD_1P8 输出的环路控制的反馈，因此应用硬件设计人员必须确保从 VDD_1P8 到 VDD_0/1 的返回信号正确且没有串联电阻。

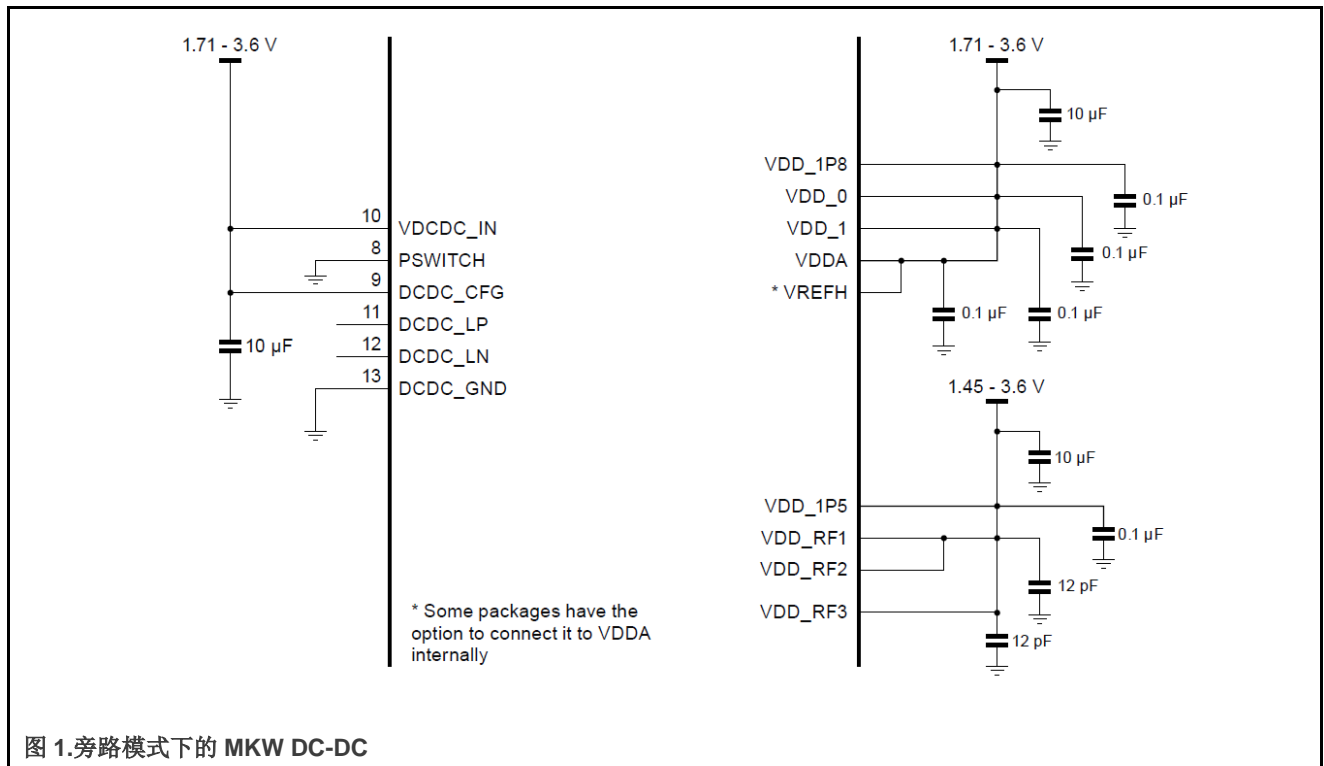
从外部电源为 VDD_0/1 供电时，无法将 DC-DC 配置为降压或升压模式。

3 DC-DC 电源模式

3.1 旁路模式

在旁路模式下，DC-DC 转换器被禁用。VDD_1P8 和 VDD_1P5 均为输入。为使 VDDx、VDDA、VDD_1P8、VDD_1P5 和 VDD_RFx 域正常工作，MKW 器件需要单独的直流电源。

以下是 DC-DC 转换器在旁路模式下的最低推荐电路配置。



3.2 降压模式

在降压模式下，输入电压 VDCDC_IN 转换为较低电压，并输出到 VDD_1P8 和 VDD_1P5 引脚。这些引脚初始化为如下默认启动值（仅在 POR 复位后），然后通过软件更改这些值：

VDD_1P8 = 1.8 V 且 VDD_1P5 = 1.5 V

在降压模式下，当处于稳态时，DC-DC 转换器接受 1.8 V 至 3.6 V 的输入电压（KWx1Z 的某些用例支持最高 4.2V；有关条件和限值，请参阅器件特定的数据手册）。为了保证启动，最低输入电压须为 2.1 V。典型转换效率为 90%。

有两种方法可以在降压模式下启动 DC-DC：手动和自动启动。主要区别在于，对于自动启动，当施加 VDCDC_IN 电压时，DC-DC 立即启动 PWM，在 VDD_1P8 和 VDD_1P5 输出上产生电压；而在手动模式下，PSWITCH 上的脉冲/高电平触发 DC-DC 启动。

只有在降压手动模式下，才能在 DC-DC 启动之后将其关断。当关断 DC-DC 时，应用必须确保 PSWITCH 不处于逻辑高电平。否则，DC-DC 进入异常状态。

连接到 VDD_1P8 和 VDD_1P5 的振荡回路电容必须在 10 μ F 至 30 μ F 范围内。此范围之外的电容值可能对 DC-DC 转换器的控制环路响应产生不利影响。电容值越大，刷新间隔时间越长，因而可以节省低功耗模式下的功耗。但是，如果电容过大（大于 30 μ F），则 DC-DC 转换器可能无法正常调节。ESR（等效串联电阻）越低，效率越高。

3.2.1 降压模式——手动启动

在此模式下，VDCDC_IN 上存在电压时，DC-DC 不会自动启动。相反，PSWITCH 引脚上出现一个脉冲或高电平时，DC-DC 启动；此脉冲可以来自按钮、开关或由另一器件在外部产生。无论何种情况，PSWITCH 都必须高于所需的启动电平，并且在比 DC-DC 开启时间更长的时间内保持该状态，如此才能使 DC-DC 正常启动（关于 PSWITCH VIH 电平和 DC-DC 开启时间，请参阅器件特定的数据手册）。如果使用外部器件，应用必须保证上电时序和电压电平正确。这意味着：

- PSWITCH 不能处于比 VDCDC_IN 更高的电压。否则，内部保护二极管正偏，导致器件损坏。
- 控制电路必须使 PSWITCH 保持相对于 VDCDC_IN 的 V_{IH} 电压电平。在这种情况下， V_{IH} 电压定义为 $0.7 \times VDCDC_IN$ ($2.7\text{ V} \leq VDCDC_IN$) 或 $0.75 \times VDCDC_IN$ ($1.7\text{ V} \leq VDD \leq 2.7\text{ V}$)，除非器件特定的数据手册的电压和电流工作要求另有规定。

要在此模式下关断 DC-DC，PSWITCH 引脚必须处于逻辑低电平，并且需要在设置 DCDC_SW_SHUTDOWN 位的同时将解锁密钥 0x3E77 写入寄存器 DCDC_REG4 的解锁位。

以下是降压手动启动模式下 DC-DC 转换器的推荐硬件配置。

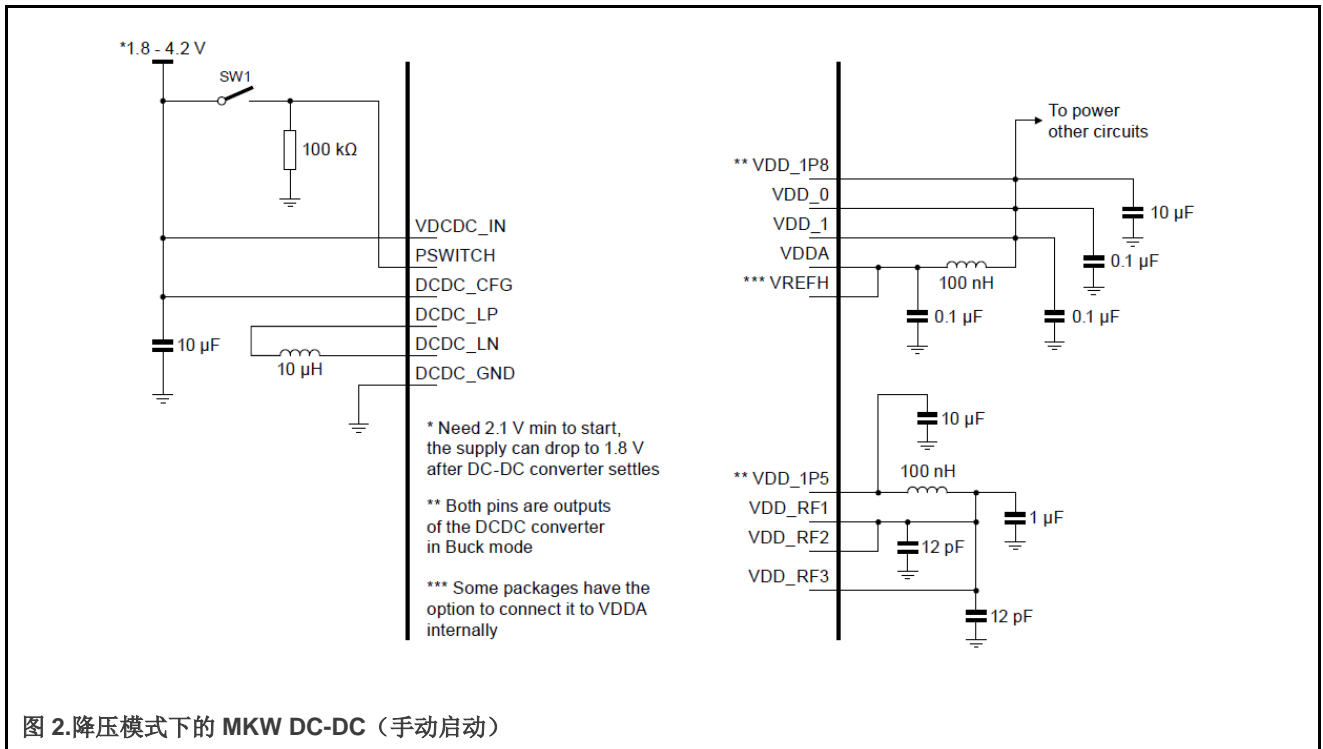


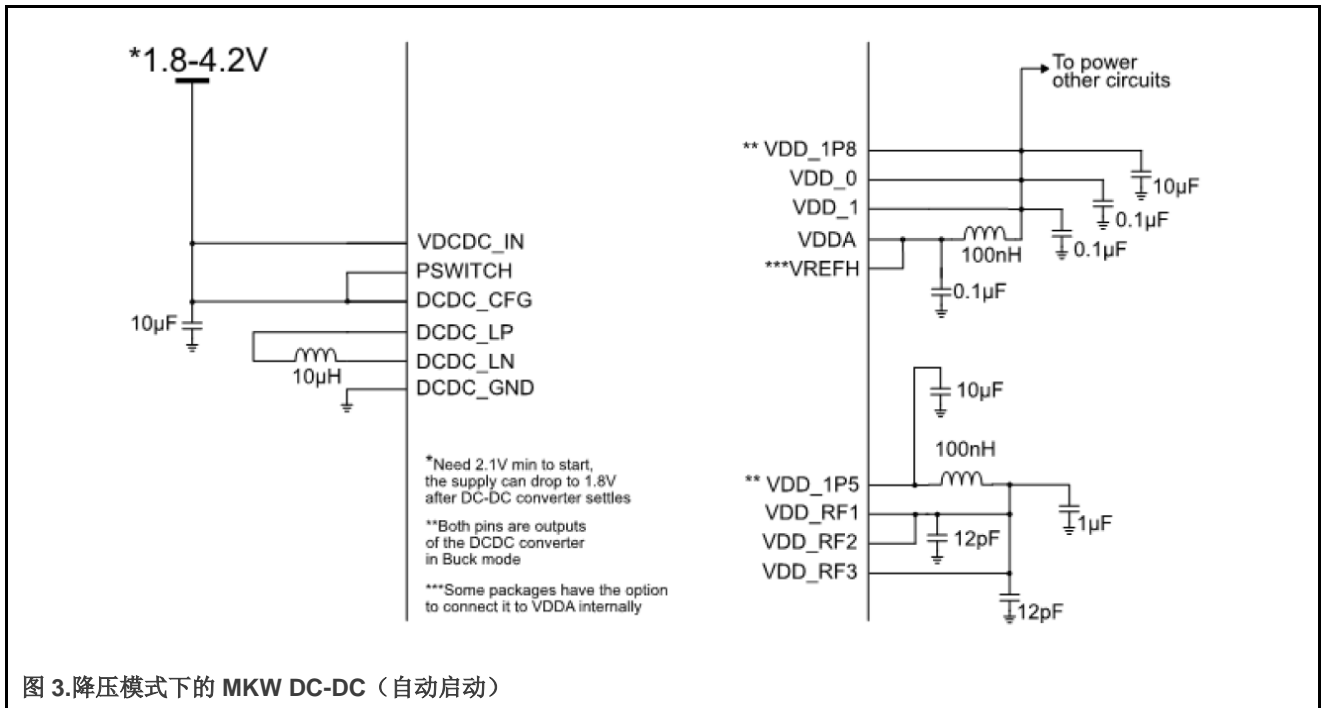
图 2.降压模式下的 MKW DC-DC（手动启动）

3.2.2 降压模式——自动启动

此模式允许在将电源施加于器件之后 DC-DC 立即自动开启。典型启动时间为 2.3 ms，此时间随着转换器的负载而变化。

由于 PSWITCH 始终绑定到 VDCDC_IN，因此启动后无法关闭 DC-DC SMPS。如果软件尝试关断该模块，器件将进入异常状态，需要重启才能恢复。

以下是降压自动启动模式下 DC-DC 转换器的推荐电路：



警告

这种配置不推荐用于锂离子电池设计，因为此类电池过度放电可能导致永久性损坏，降低其寿命或导致性能降级。

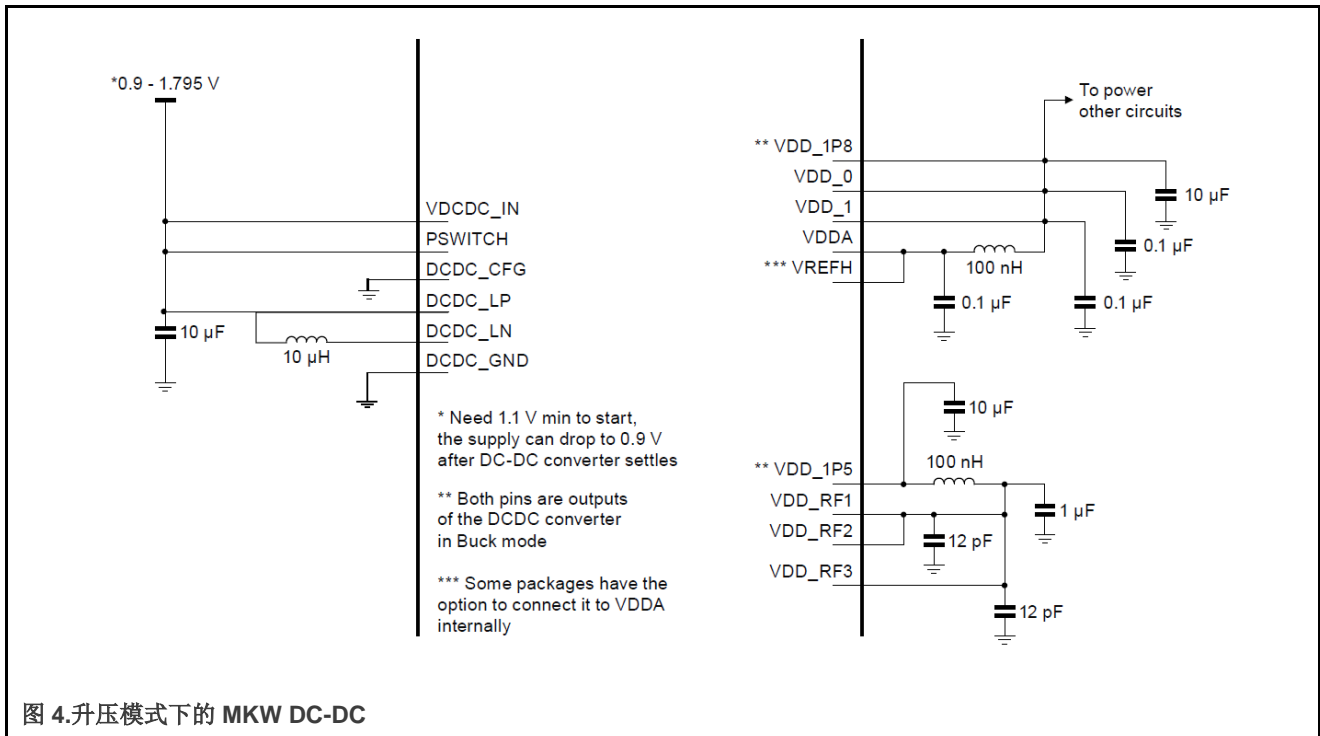
3.3 升压模式

在升压模式下，DC-DC 转换器接受 0.9 V 至 1.795 V 的输入电压。为了保证启动，DC-DC 至少需要 1.1 V 的电压。典型转换效率为 90%。

在此模式下，DC-DC 转换器将输入电压 VDCDC_IN 提高到如下默认启动值，通过软件可以更改这些值：

VDD_1P8 = 1.8 V 且 VDD_1P5 = 1.8 V

以下是升压模式下 DC-DC 转换器的推荐电路。



3.4 降压-升压模式

MKW DC-DC 转换器不支持降压-升压切换。基于系统的电池电压范围，应用应针对降压或升压配置进行设计。模式无法随时切换。例如，不允许假设配置电路从降压模式切换到升压模式。要改变 DC-DC 模式，必须在关闭电源之后进行，并正确设置引脚配置。

4 DC-DC 转换器软件设置

该 DC-DC 转换器有两种工作模式：连续模式和脉冲模式。在连续模式下，控制环路保持 PWM 开启，不断调节脉冲宽度以维持两个输出电压。

脉冲模式下会周期性产生 PWM 突发，给大容量电容充电。当电压低于所配置的阈值时，DC-DC 模块启动 PWM，在电压达到最大阈值之后，PWM 关闭，新循环开始。只要 MCU 进入 VLPR、VLPW、VLPS、LLS 或 VLLSx 模式，器件就会自动进入脉冲模式。请注意，当进入 VLPR、VLPW 或 VLPS 模式时，可以通过软件选择连续模式或脉冲模式。

下面的示波器图显示了连续模式和脉冲模式的区别。

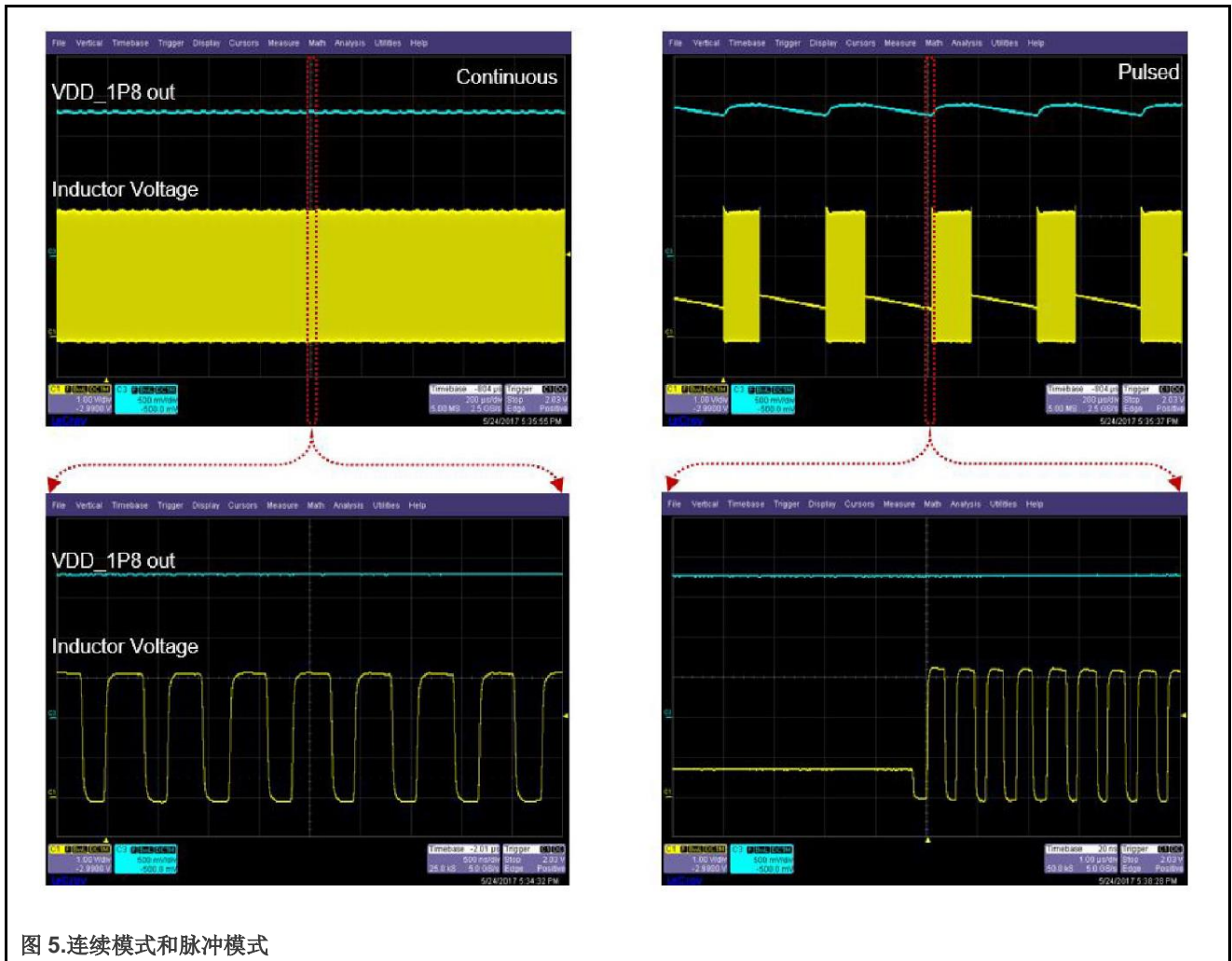


图 5.连续模式和脉冲模式

左侧的两幅图像显示的是连续模式，下方图像是上方图像的放大版。右侧图像是脉冲模式的屏幕截图。请注意，由于 DC-DC 关闭了一段时间（直至达到最低电压阈值），VDD_1P8 呈现出更高的纹波。纹波可以通过寄存器位字段 DCDC_LP_STATE_HYS_L 和 DCDC_LP_STATE_HYS_H 在 -75 mV 至 +75 mV（以 25 mV 增量为单位）范围内配置。

请注意，这些寄存器位不应同时设置为 0 mV 偏移，因为这将导致 DC-DC 控制器活动时间超过必要时间的情况，因而消耗更多电流。

4.1 应用初始化要求

为确保 DC-DC 以最优状态工作，强烈建议在 DC-DC 启动例程中按照如下所示配置环路控制位。这些位正确配置内部硬件迟滞参数，并改善瞬态电源纹波和效率。

DCDC_REG1[DCDC_LOOPCTRL_DF_HST_THRESH] = 0（这已经是复位值）

DCDC_REG1[DCDC_LOOPCTRL_CM_HST_THRESH] = 0（这已经是复位值）

```
DCDC_REG1[DCDC_LOOPCTRL_EN_DF_HYST] = 1
DCDC_REG1[DCDC_LOOPCTRL_EN_CM_HYST] = 1
DCDC_REG2[DCDC_LOOPCTRL_HYST_SIGN] = 1
```

如果使用脉冲模式，则还必须配置以下位：

DCDC_REG0[DCDC_LP_DF_CMP_ENABLE] = 1

如果 DC-DC 模式为升压模式，则必须在启动后将 POSLIMIT_BOOST_IN 设置为 0x12。在启动期间，此寄存器设置为较小的值以限制电压尖峰，软件应用程序必须将该位字段配置为推荐值以允许更高的电流，尤其是当电池电压较低时。

DCDC_REG1[POSLIMIT_BOOST_IN] = 0x12

DC-DC 建议软件初始化和定期电压监测流程图如下：

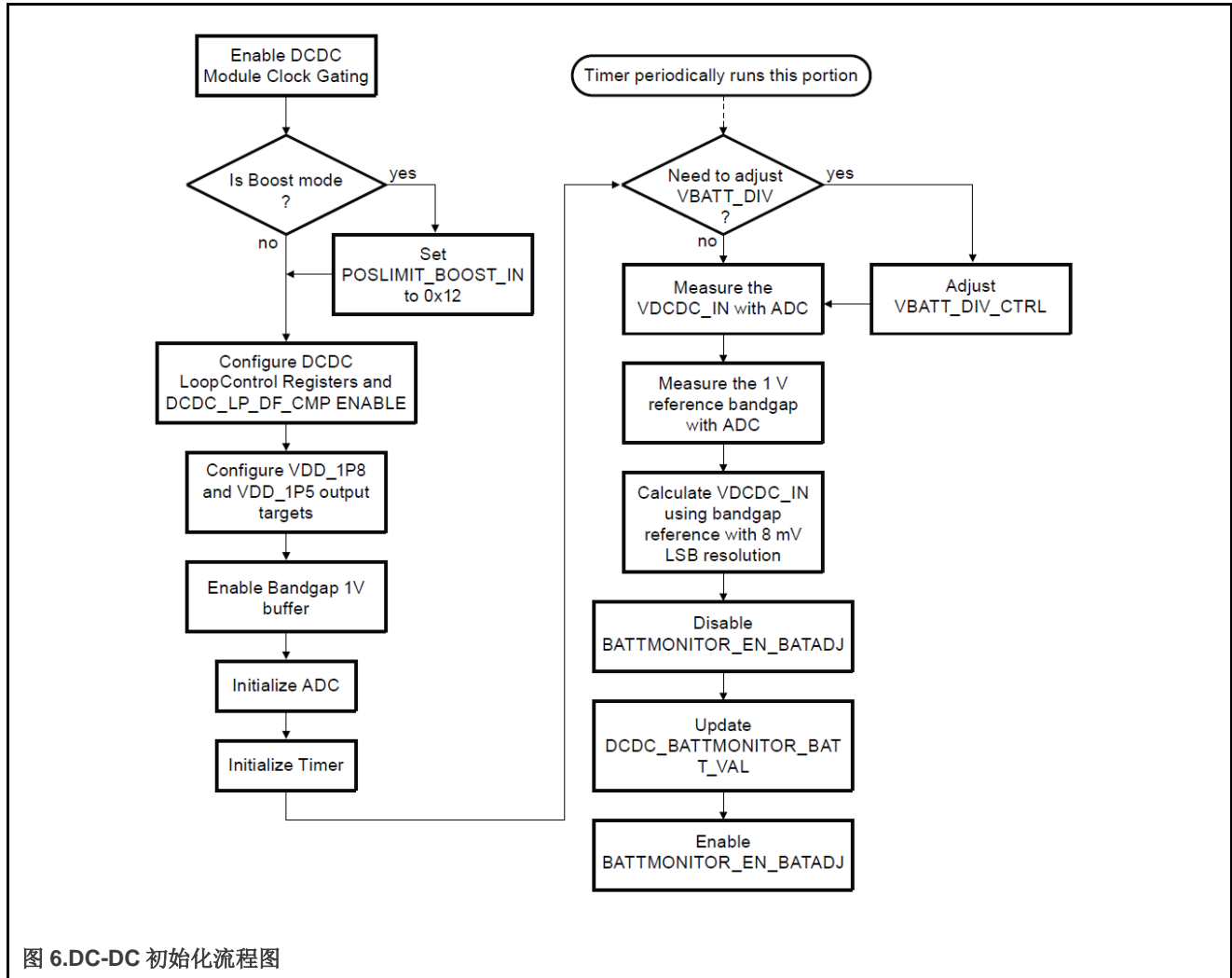


图 6.DC-DC 初始化流程图

定时器触发 VDCDC_IN 测量的周期由用户控制，并取决于应用 VDCDC_IN 电压的动态情况。每次应用预期电压变化时，建议执行 DCDC_BATTMONITOR_BATT_VAL 校准例程。

预计软件会定期监测 VDCDC_IN（使用 SAR ADC），并根据需要调整 DC-DC 设置以优化性能。当 VDCDC_IN 电压电平发生变化时，不调整 DCDC_BATTMONITOR_BATT_VAL 可能导致异常行为。DC-DC 没有旁路电路。因此，当配置为降压或升压模式时，无论 VDCDC_IN 的电平是多少，控制器都会尝试调节电压。

有多种方法可以初始化 DC-DC：DC-DC SDK（软件开发套件）驱动程序（fsl_dcdc.c 和 fsl_dcdc.h）、直接寄存器访问或连接框架驱动程序。DC-DC 连接框架包含在 DCDC.c 和 DCDC.h 文件中。考虑下面来自 MCUXpresso DC-DC 连接框架的代码段，这个例子初始化 DC-DC、定时器和 ADC，将 VDD1P8 设置为 1.8 V，VDD1P5 设置为 1.5 V，器件以降压模式工作。此连接框架代码可以在 KW41 SDK 示例文件夹

(SDK_2.2_MKW41Z512xxx4\boards\frdmkw41z\wireless_examples\smac\connectivity_test\bm\iar)中找到。


```
/* Default DCDC Mode used by the application */
#define APP_DCDC_MODE          gDCDC_Mode_Buck_c
#define APP_DCDC_VBAT_MONITOR_INTERVAL    (50000)
/**Configure the DCDC parameters though this const variable**/
const dcdcConfig_t mDCDCBuckDefaultConfig =
{
    .vbatMin = 1800,
    .vbatMax = 4200,
    .dcdcMode = APP_DCDC_MODE,
    .vBatMonitorIntervalMs = APP_DCDC_VBAT_MONITOR_INTERVAL,
    .pfDCDCAppCallback = NULL, /* .pfDCDCAppCallback = DCDCallback, */
    .dcdcMcuVOutputTargetVal = gDCDC_McuV_OutputTargetVal_1_500_c,
    .dcdc1P8OutputTargetVal = gDCDC_1P8OutputTargetVal_1_800_c
};
```

硬件初始化时，调用 DCDC.c 连接框架中的 DCDC_Init 函数，就会执行包括 ADC 和定时器设置在内的初始化。

```
//Init DCDC with VDD1P8 @ 1.8V
DCDC_Init(&mDCDCBuckDefaultConfig); // call to DCDC SDK Framework
```

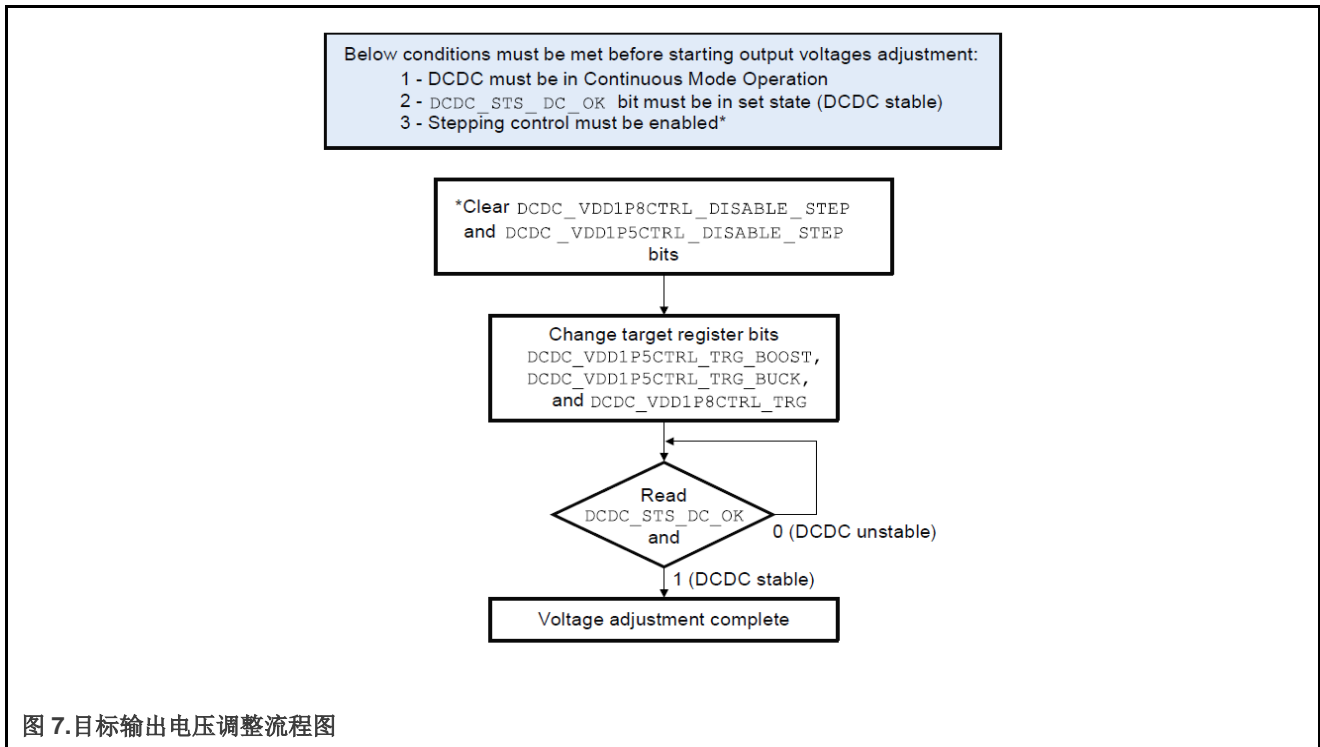
4.2 配置连续模式

当 MCU 处于运行、等待和停止模式时，DC-DC 转换器仅以连续模式工作。当 MCU 处于 VLPR、VLPW 和 VLPS 模式时，DC-DC 转换器可以通过寄存器选择配置为连续或脉冲工作模式。LLSx 和 VLLSx 模式不能使用连续模式。

根据使用场景和是否使用低功耗模式，选择连续模式可能比选择脉冲模式更高效。对于最高 0.5 mA 的电流，建议测量应用的负载动态情况，以验证哪种模式性能更好。高于 0.5 mA 时，DC-DC 必须配置为连续模式。

4.2.1 目标电压调整

在降压和升压模式下，DC-DC 转换器输出电压是可编程的。在连续模式下，要调整 VDD_1P8 和 VDD_1P5 的目标电压，请按照以下步骤操作：



*当步长位清零时，启用步进控制。调整目标输出电压之前，必须处于这种状态，以避免过冲/欠冲，因为该模式会迫使 DC-DC 控制环路以 25mV 的步长增加或减少电压，直至达到目标电压。

4.3 脉冲模式

当 MCU 处于 VLPR、VLPW 和 VLPS 模式时，DC-DC 转换器也可以在脉冲模式下工作，这可以通过软件选择。要选择此模式，VDD_1P8 的总电流负载必须小于 0.5 mA。

脉冲模式在负载小于 0.5 mA 时具有更好的效率。如前所述，VDD_1P8 和 VDD_1P5 上的振荡回路电容越大，刷新时间越长，因而脉冲模式下的效率越高。

对于以下低功耗模式，器件自动设置为脉冲模式：LLS3、LLS2、VLLS3、VLLS2 和 VLLS1。DC-DC 转换器不能在 VLLS0 模式下运行。VLLS0 仅支持旁路模式。

为确保 DC-DC 以最优状态工作，必须启用低功耗差分比较器，而不使用共模检测。它能降低脉冲模式下的纹波，这意味着在进入脉冲模式之前，必须设置以下位。

```
DCDC_REG0 [DCDC_LP_DF_CMP_ENABLE] = 1
```

为了保证正常调节，在进入脉冲模式之前必须禁用步进。这意味着还必须设置以下位：

```
DCDC_REG3 [DCDC_VDD1P8CTRL_DISABLE_STEP] = 1
DCDC_REG3 [DCDC_VDD1P5CTRL_DISABLE_STEP] = 1
```

4.3.1 进入脉冲模式的步骤

要进入脉冲模式，请执行以下步骤：

- 在启动期间执行如下配置：

DCDC_REG0[VLPR_VLPW_CONFIG_DCDC_HP] = 0 (在 VLPR 和 VLPW 上启用脉冲模式)

DCDC_REG0[VLPS_CONFIG_DCDC_HP] = 0 (在 VLPS 上启用脉冲模式)

DCDC_REG0[DCDC_LP_DF_CMP_ENABLE] = 1 (需要配置以降低纹波并避免电压下降到最小限值以下)

应用软件：

- 进入脉冲模式之前，必须禁用步进：

```
DCDC_REG3[DCDC_VDD1P8CTRL_DISABLE_STEP] = 1 and DCDC_REG3[DCDC_VDD1P5CTRL_DISABLE_STEP] = 1
```

- 调用用户应用程序的低功耗模式例程

离开脉冲模式后，不需要重新启用步进。如果需要更改输出电压 VDD_1P8 和 VDD_1P5，则必须重新启用步进。

下面使用 SDK 2.x (而非连接框架) 的代码段示例说明了如何在进入低功耗模式时设置脉冲模式。

```
/** DCDC Low power configuration structure */
dcdc_low_power_config_t dcdc_Low_Power_Config =
{
    .workModeInVLPRW = kDCDC_WorkInPulsedMode,
    .workModeInVLPS = kDCDC_WorkInPulsedMode,
    .enableHysteresisVoltageSense = true,
    .enableAdjustHystereticValueSense = false,
    .enableHysteresisComparator = true,
    .enableAdjustHystereticValueComparator = false,
    .hystereticUpperThresholdValue = kDCDC_HystereticThresholdOffset75mV,
    .hystereticLowerThresholdValue = kDCDC_HystereticThresholdOffset0mV,
    .enableDiffComparators = true,
};
/** Code */
/** DCDC Low Power Configuration */
DCDC_SetLowPowerConfig(DCDC, &dcdc_Low_Power_Config);
/**Disable Stepping prior to call low power API */
DCDC_LockTargetVoltage(DCDC); //disable stepping prior to enter low power mode
/** User Call to enter Low Power mode*/
Here goes the low power routine call
```

退出低功耗模式后，不需要重新启用步进。在应用的输出电压调整期间需要启用步进模式。

4.3.2 DC-DC 频谱内容

由于 DC-DC 开关频率，如图 5 所示，连续模式预期有 2 MHz 的频谱内容（如果使用 32 MHz 参考时钟）及其谐波。此外，对于低功耗模式（脉冲模式），当 DC-DC 关闭一段时间且电压降至较低阈值时，会产生 2 MHz 突发（假设使用 32 MHz 参考时钟）。此行为会给开启和关闭频率增加另一个频谱内容。低频频谱内容取决于负载的动态情况，因此，每个应用的值不同。

下面的图表（未按比例）显示了脉冲模式下 DC-DC 的预期频谱内容。



脉冲模式下有两个频域： P_F 和 S_F 。 P_F 为脉冲频率， S_F 为开关频率。 P_F 根据负载而变化，例如，假设 $P_F = 2.5 \text{ kHz}$ ，则较低频域具有此基频和谐波 5.0 kHz 、 7.5 kHz 、 10 kHz 等。 S_F 等于 2 MHz ，在上图的右侧，频谱内容为 2 MHz 、 4 MHz 、 6 MHz 等。

对特定频域敏感的应用，例如可能遭受 DC-DC 干扰的另一个无线电或收发器，必须考虑此信息。对于 P_F 及其谐波引起干扰的情况，只需使用不同的 DC-DC 软件配置，例如改变迟滞、FET 大小、用于脉冲模式的半时钟或添加更大的振荡回路电容，便可右移或左移 P_F 。

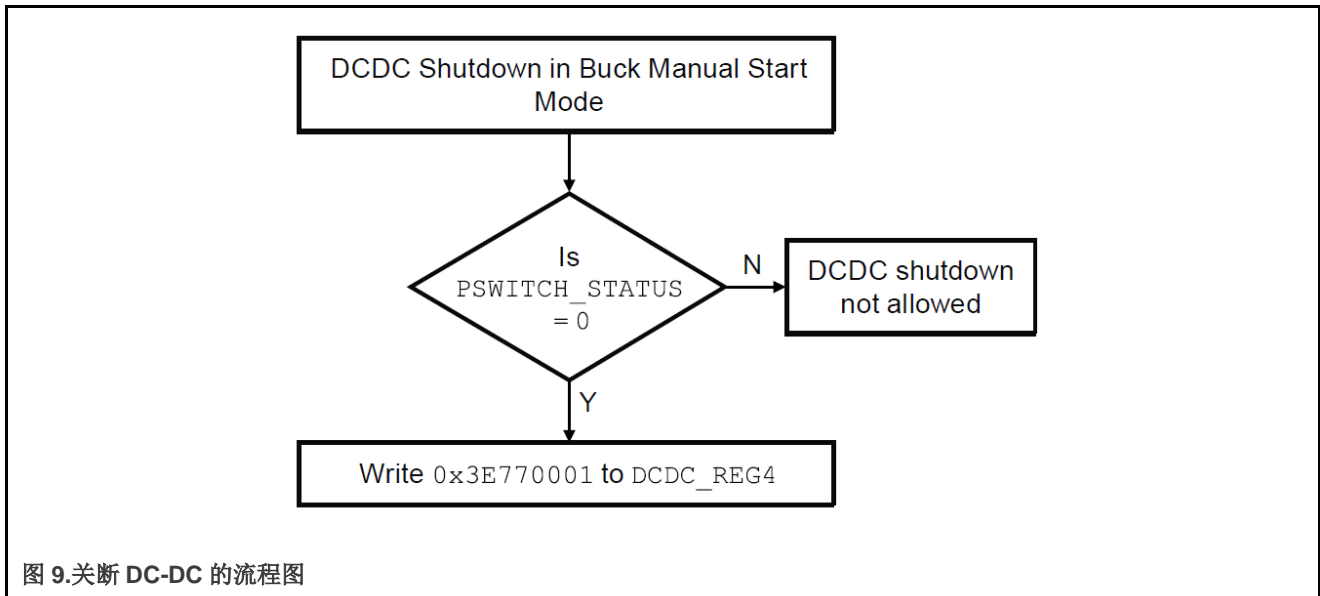
如果 P_F 干扰其他电路，右移或左移 P_F 会有许多组合。有些测试是在只包含微控制器和器件、运行在 VLPR 脉冲模式且仅启用极少内部模块的测试板上执行。对于此示例（使用默认 DC-DC 寄存器值）， P_F 测量值为 2.4 kHz 。只改变迟滞位，便可将 P_F 从 1.53 kHz 移动到 3.8 kHz 。这只是说明如何移动频率的一个例子，还有许多其他组合可以执行，以根据系统负载来微调 P_F 。

4.4 关断 DC-DC

只有 DC-DC 配置为降压模式手动启动时，才允许关断 DC-DC。在升压或降压自动启动模式下尝试关断时，会导致 DC-DC 模块进入异常状态，要求重启才能重置 DC-DC。

在降压模式手动启动时，在关断 DC-DC 之前，软件必须验证 PSWITCH 是否已释放(0V)；如果此条件为真，则可以关闭 DC-DC。否则，DC-DC 关断应中止。

要关断 DC-DC，需要在设置 DCDC_SW_SHUTDOWN 位的同时写入解锁位。该过程如下面的流程图所示。



下面是使用 SDK 2.2 关断 DC-DC 的示例代码：

```

if((DCDC->REG0 & DCDC_REG0_PSWITCH_STATUS_MASK) == 0)
{
  DCDC_DoSoftShutdown(DCDC);
}
  
```

4.4.1 电池耗尽时的软件策略

如果应用需要停止执行代码，例如因为电池在周期性 VDCDC_IN 测量期间耗尽，则应用可以关断 DC-DC，如前所述。这使得 VDD_1P8 和 VDD_1P5 处于关闭状态。如果工作模式不是降压手动启动模式，则无法关断 DC-DC，软件可以使用中断来决定如何处理低电池电量情况。

在其他应用中，强制产生复位保持条件可能是有利的。若要强制产生复位保持条件，解决办法是使用监测 VDD 的低电压检测模块。代码需要将 VDD_1P8（其为 VDD 供电）配置为低于 V_{LVDx} 的值，例如，如果 VDD_1P8 被配置为生成 1.8 V 电压，则在选择阈值 V_{LVDH} (2.56 V) 时，微控制器将立即被置于重置状态，直到执行断电再上电循环。请注意，如果 VDCDC_IN 回到正常值，因为 VDD_1P8 仍然低于 V_{LVDx} ，所以只需一个完整的重启周期就能让器件脱离重置状态。

4.5 寄存器配置功能的系统影响

本节详细介绍一些特定位，其选择或禁用对系统无明显影响。这些位可以留在默认状态，没有重大影响。更多详细信息请参阅以下说明。关于最新说明，您还可以参考最新的器件特定参考手册。

4.5.1 DCDC_REG0

- DCDC_REG0[DCDC_DISABLE_AUTO_CLK_SWITCH]

如果选择外部时钟作为 DC-DC 时钟源，并且如果振荡器丢失，则此功能会自动切换到内部 DC-DC 振荡器以避免 DC-DC 异常行为。

- DCDC_REG0[DCDC_SEL_CLK]

此位选择外部 32 MHz 时钟或内部振荡器来驱动 DC-DC。选择晶体振荡器可使 DC-DC 具有更好且一致的性能。当 DCDC_REG0[DCDC_DISABLE_AUTO_CLK_SWITCH] 为 0 时，此位不适用。

- DCDC_REG0[DCDC_PWD_OSC_INT]

此位启用或禁用 DC-DC 内部振荡器。仅当存在 32 MHz 晶体振荡器时设置该位（内部振荡器关断）。如果决定关闭 DC-DC 内部振荡器，则应用必须确保外部振荡器始终存在。如果外部时钟出现问题，此内部振荡器用作备用时钟源。

- DCDC_REG0[DCDC_LP_DF_CMP_ENABLE]

此位选择差分或共模比较器来测量脉冲模式的输出电压。为了保证更好的性能，建议选择差分比较器。

- DCDC_REG0[DCDC_LP_STATE_HYS_L]和 DCDC_REG0[DCDC_LP_STATE_HYS_H]

这两位选择脉冲模式的迟滞上限和下限，范围是 VDD_1P8 目标值的-75 mV 至+75 mV。选择更窄的值时，DC-DC 将以更高的频率唤醒，即与更宽的值相比，刷新率更高。减小刷新率可提高 DC-DC 性能，但会增加纹波。

- DCDC_REG0[HYST_LP_COMP_ADJ]、DCDC_REG0[HYST_LP_CMP_DISABLE]、DCDC_REG0[OFFSET_RSNS_LP_ADJ]和 DCDC_REG0[OFFSET_RSNS_LP_DISABLE]是工厂调试位，必须保持复位状态值。

- DCDC_REG0[PWD_CMP_OFFSET]

该位使比较器能够在 DC-DC 控制模块上提供更快环路响应。建议仅在存在高动态负载时启用（逻辑 0），否则可以保持禁用。启用时，它能减少高动态负载的过冲/欠冲。响应时间增量在 DCDC_REG2[DCDC_LOOPCTRL_EN_RCSCALE]上配置。

坏处是它会轻微增加功耗。当没有高动态负载时，纹波更高。

4.5.2 DCDC_REG1

- DCDC_REG1[POSLIMIT_BUCK_IN]

此位限制 DC-DC 转换器的占空比，建议将其保留为默认复位值。

- DCDC_REG1[POSLIMIT_BOOST_IN]

此位用于限制升压模式下的占空比，在启动期间会限制电压尖峰。在 DC-DC 稳定之后，必须使用值 0x12 配置该位，为负载提供更高的电流。建议不要向该寄存器写入 0x12 之外的值。

- DCDC_REG1[DCDC_LOOPCTRL_CM_HST_THRESH]

此位必须保持复位默认状态，即逻辑 0。

- DCDC_REG1[DCDC_LOOPCTRL_DF_HST_THRESH]

此位必须保持复位默认状态，即逻辑 0。

- DCDC_REG1[DCDC_LOOPCTRL_EN_CM_HYST]

在 DC-DC 启动后，该位的值设置为逻辑 1 以保证正常工作。

- DCDC_REG1[DCDC_LOOPCTRL_EN_DF_HYST]

在 DC-DC 启动后，该位的值设置为逻辑 1 以保证正常工作。

4.5.3 DCDC_REG2

- DCDC_REG2[DCDC_LOOPCTRL_EN_RCSCALE]

此位与 DCDC_REG0[PWD_CMP_OFFSET]配合使用，确定当存在高动态负载时环路控制的响应时间增量。

- DCDC_REG2[DCDC_LOOPCTRL_HYST_SIGN]

在 DC-DC 启动后，该位的值设置为逻辑 1 以保证正常工作。

- DCDC_REG2[DCDC_BATTMONITOR_EN_BATADJ]

该位使 DC-DC 能够基于 DCDC_BATTMONITOR_BATT_VAL 字段中包含的 VDCDC_IN 值来执行环路控制计算。为了保证输出电压稳定，建议使用 ADC 周期性测量 VDCDC_IN 以更新 DCDC_BATTMONITOR_BATT_VAL。

DCDC_BATTMONITOR_EN_BATADJ 位在更新 DCDC_BATTMONITOR_BATT_VAL 之前必须清 0，在正确写入 DCDC_BATTMONITOR_BATT_VAL 之后必须置 1。此过程对于支持 DC-DC 控制环路机计算输出电压非常重要。

- DCDC_REG2[DCDC_BATTMONITOR_BATT_VAL]

该字段负责为 DC-DC 控制机提供准确的输入 VDCDC_IN 电压值，以执行适当的环路计算。以应用所需的刷新率更新此值非常重要。例如，如果预期电池缓慢衰减，可以每小时几次的频率更新该字段。如果预期输入电压稳定，应用可以在启动立即设置此值。如果未正确更新此字段，则 VDD_1P8 和 VDD_1P5 输出电压值可能错误。

该字段接受的格式值为 8 mV LSB，即每个二进制步长表示 8 mV。例如，如果 VDCDC_IN ADC 测量电压为 3.0 V (3000 mV)，则更新此字段的值为 $3000/8 = 375$ （十进制）或 0x177（十六进制）。

4.5.4 DCDC_REG3

- DCDC_REG3[DCDC_VDD1P5CTRL_ADJTN]

该字段仅用于手动控制环路，DCDC_REG2[DCDC_BATTMONITOR_EN_BATADJ]清零，禁用电池监测功能并关闭环路控制的自动计算。建议不要使用此方法，并始终将此字段置于复位默认状态。

- DCDC_REG3[DCDC_MINPWR_DOUBLE_FETS_PULSED]

该位在 DC-DC 输出端增加一个双倍大小的 FET，替换低功耗模式（脉冲）的正常大小 FET。这种双倍 FET 的 RDS（漏源电阻）更小，但前置驱动器消耗的电流稍高。由于电流消耗取决于应用的动态负载，建议尝试此功能是否降低了电流。否则，应用可以将其留在复位默认状态。

- DCDC_REG3[DCDC_MINPWR_HALF_FETS_PULSED]

该位在 DC-DC 输出端增加一个一半大小的 FET，替换低功耗模式（脉冲）的正常大小 FET。这种半 FET 的 RDS（漏源电阻）稍高，但前置驱动器消耗的电流更小。由于电流消耗取决于应用的动态负载，建议尝试此功能是否降低了电流。否则，应用可以将其留在复位默认状态。

- DCDC_REG3[DCDC_MINPWR_DOUBLE_FETS]

该位与之前说明的位相似，唯一区别在于它配置连续模式的双倍 FET。

- DCDC_REG3[DCDC_MINPWR_HALF_FETS]

该位与之前说明的位相似，唯一区别在于它配置连续模式的半 FET。

- DCDC_REG3[DCDC_VDD1P5CTRL_DISABLE_STEP]

此位在 VDD_1P5 电压调节期间启用或禁用步进模式。更改 VDD_1P5 输出电压电平之前，建议启用步进，即将该位配置为逻辑 0。它使 DC-DC 模块以 25 mV 的步长增加或减少电压，从而消除不需要的过冲或欠冲。

在进入低功耗模式（脉冲）之前，必须设置该位以禁用步进控制。

- DCDC_REG3[DCDC_VDD1P8CTRL_DISABLE_STEP]

此位在 VDD_1P8 电压调节期间启用或禁用步进模式。更改 VDD_1P8 输出电压电平之前，建议启用步进，即将该位配置为逻辑 0。它使 DC-DC 模块以 25 mV 的步长增加或减少电压，从而消除不需要的过冲或欠冲。

在进入低功耗模式（脉冲）之前，必须设置该位以禁用步进控制。

4.5.5 DCDC_REG7

该寄存器用于绕过 DCDC_BATTMONITOR_BATT_VAL 配置，并手动配置用于环路控制的积分器值。建议使用 BattMonitor 控制环路方法，将此寄存器置于默认状态。

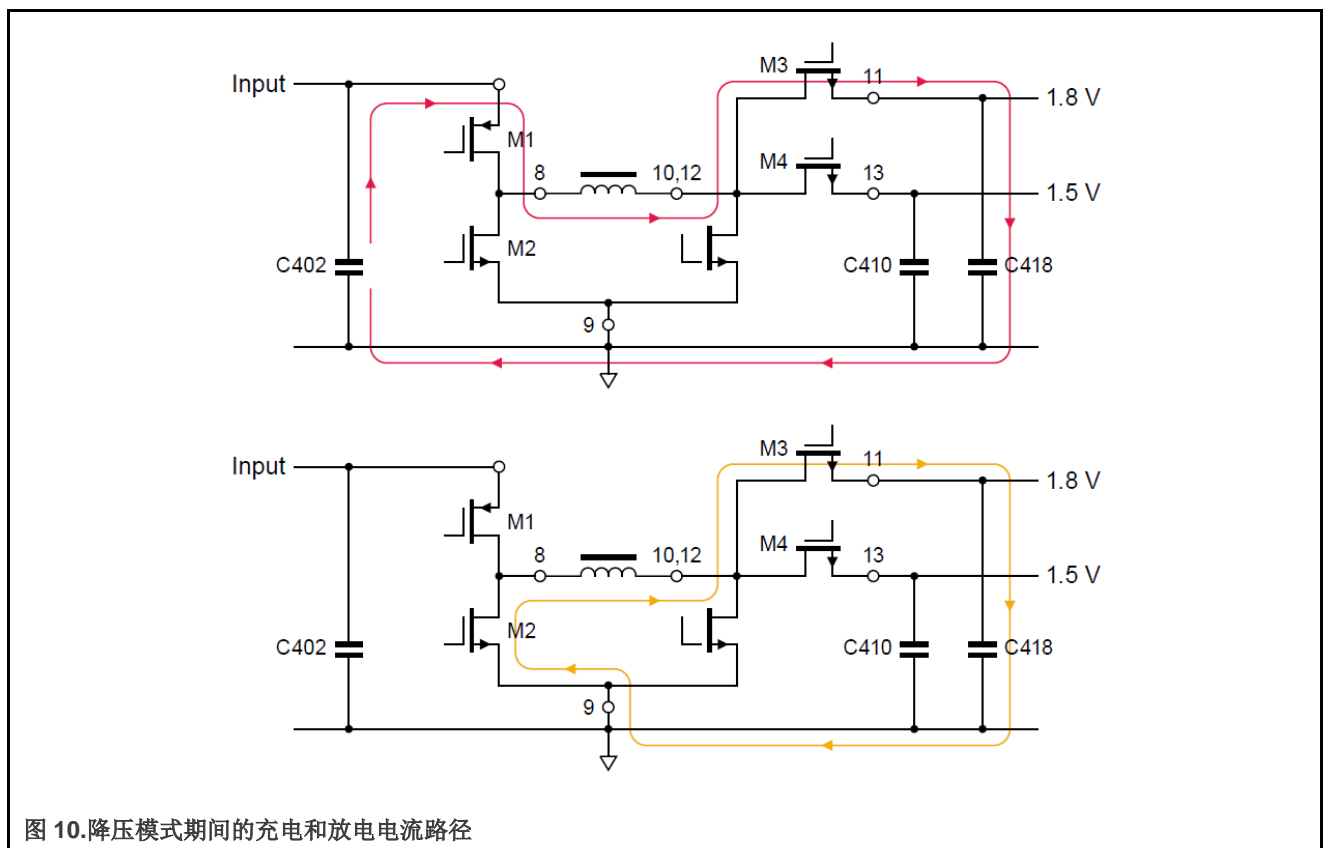
- DCDC_REG7[PULSE_RUN_SPEEDUP]

该位在低功耗模式下可加快刷新率。要使用此功能，请根据电池电压和输出目标手动设置积分器值。达到目标电压之后，DC-DC 将停止。下次恢复时，它会选择手动输入的积分器值。

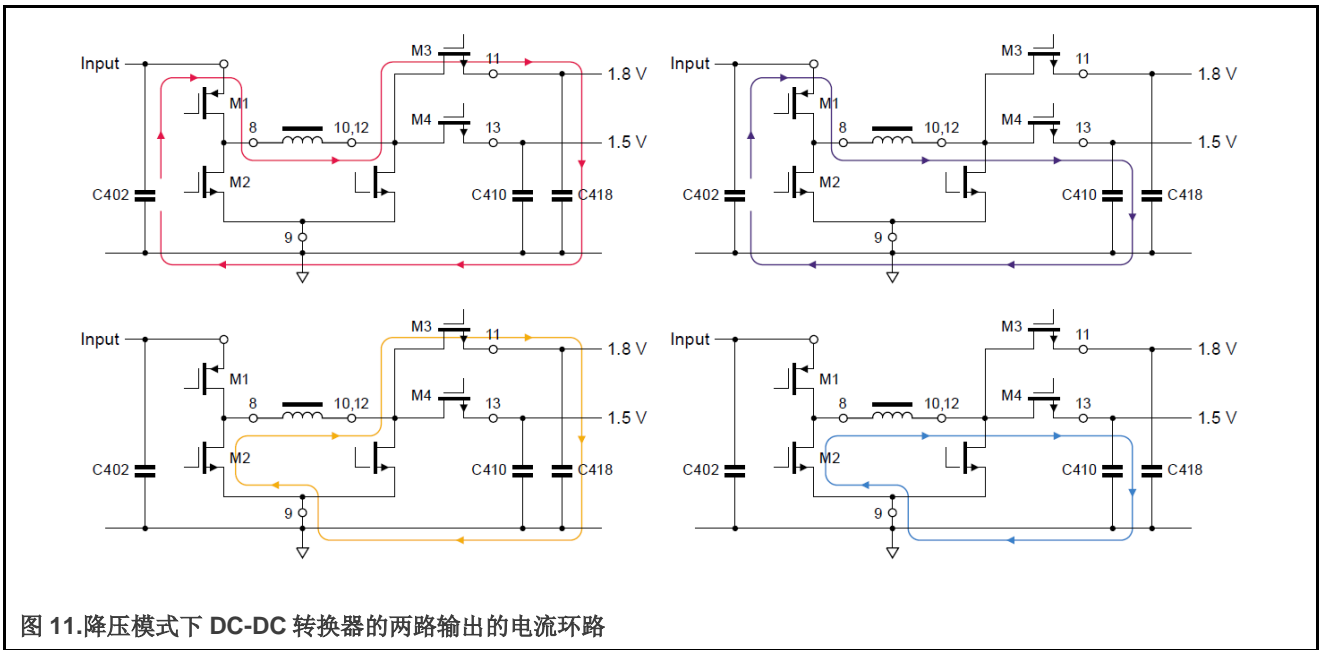
5 硬件设计指南

5.1 DC-DC 电感器和电容器布局建议

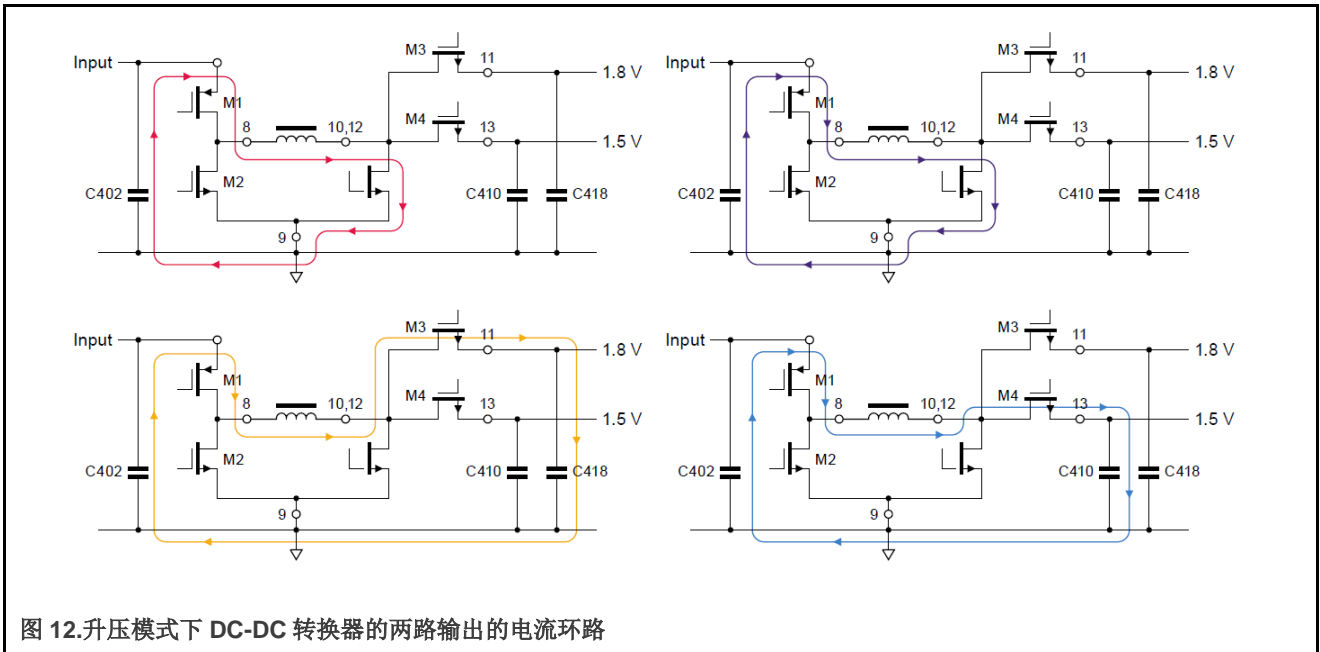
在设计中布置电感和电容时，必须了解 DC-DC 切换的工作原理和电流所走的路径。在降压转换器中，较高频率的感应电流会在两个环路中循环：充电时在第一环路中循环（充电阶段），放电时在第二环路中循环（整流阶段）。下图是 DC-DC 的简化电路图，其中显示了这些路径，红线表示充电路径，黄线表示放电路径。请注意，电容器和电感器全部是外部元件，而晶体管是内部元件。圆圈表示 MCU 引脚。



该 DC-DC 转换器具有两路输出，因此有四个电流环路需要了解。这些环路如下图所示。



升压模式下存在类似的环路，但它们所走的路径不同。下图显示了升压模式下的不同路径。请注意，上方图像显示升压模式的充电阶段，而下方图像显示再循环阶段。



该路径中元件的物理位置决定这些电流环路的面积/形状。减少这些环路的面积/距离可以降低 DC-DC 切换的辐射。不仅环路几何形状应最小化，环路还应当尽可能地重叠。因此，建议使用尽可能短的厚走线。不建议使用过孔或将电感器放在与微控制器不同的层上。开关频率很高，走线并行可以减小电磁场体积，提高 EMC 性能。

下图中的例子显示了 KW36 40 引脚可润湿 QFN 封装的最小环路面积和电流所走的路径。

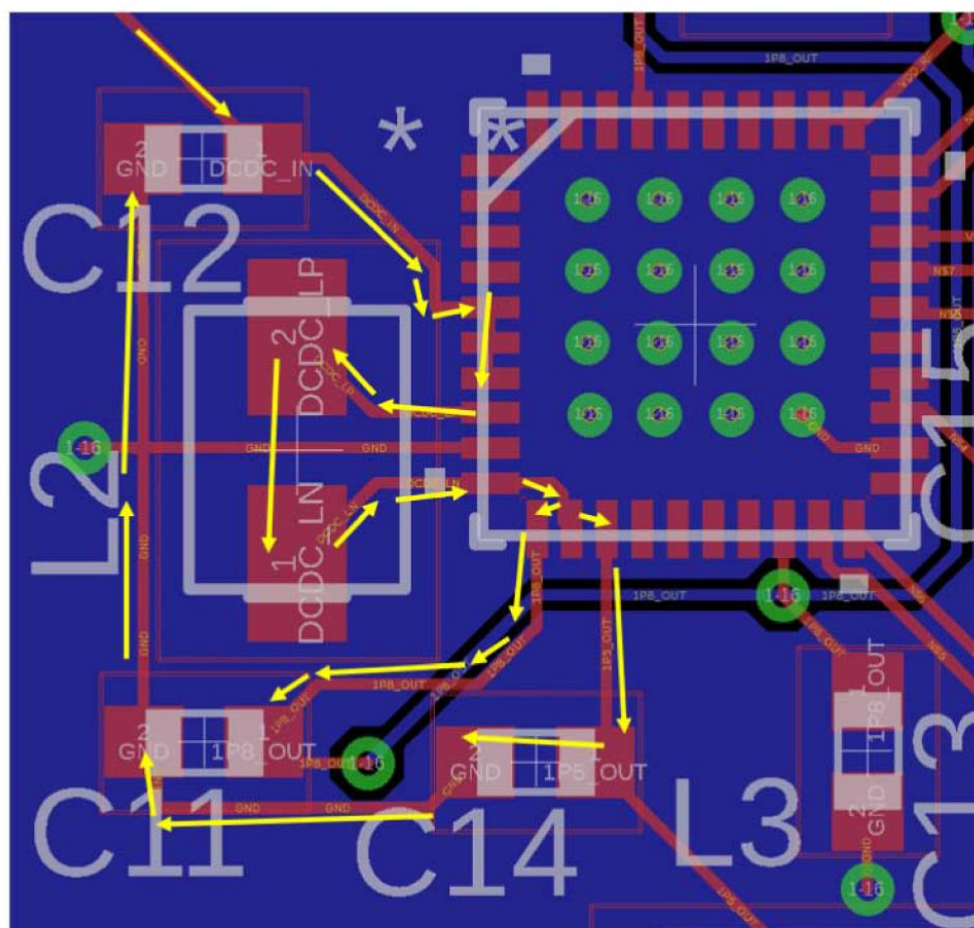


图 13. 充电阶段的电流路径

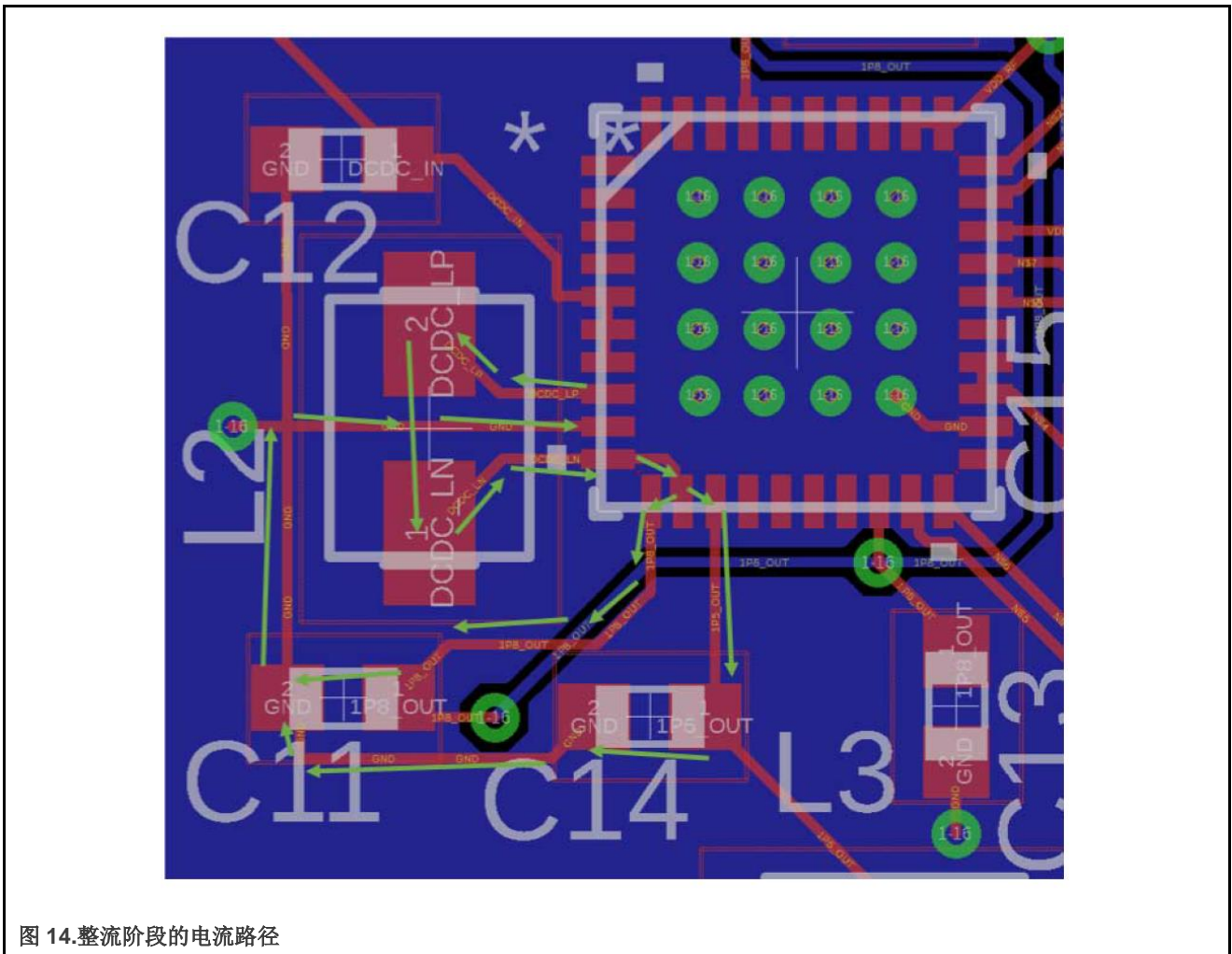


图 14.整流阶段的电流路径

5.2 电感器和电容器选择

正确操作 DC-DC 需要电感器和振荡回路电容器。这些元件至关重要，可能会显著影响 DC-DC 的操作。电感器和振荡回路电容器不仅必须具有正确的电感或电容值，而且质量应合格，否则会影响操作。本节的目的是为选择这些元件提供帮助。

5.2.1 电容器选择

连接到 VDD_1P8 和 VDD_1P5 的振荡回路电容必须在 $10\mu\text{F}$ 至 $30\mu\text{F}$ 范围内，其 ESR 应是应用约束（或预算）允许的最低值。电容值越大，刷新间隔时间越长，因而可以节省低功耗模式下的功耗。

这里还应注意，表面贴装电容器虽然有尺寸上的优势，但其实际电容常常小于额定电容，这会带来不利影响。以下来自 Murata 特性仿真器的图表为例。该图显示了两个相似电容器的电容变化与施加到电容器上的直流偏置电压的关系。图中的蓝色迹线表示 0603 封装的标称 $22\mu\text{F}$ 电容，绿色迹线表示 0805 封装的标称 $22\mu\text{F}$ 电容。请注意，较大封装的电容变化速率要比较小封装慢得多。为设计选择电容时应考虑这一点。建议在设计阶段咨询制造商销售代表以讨论相关容差。

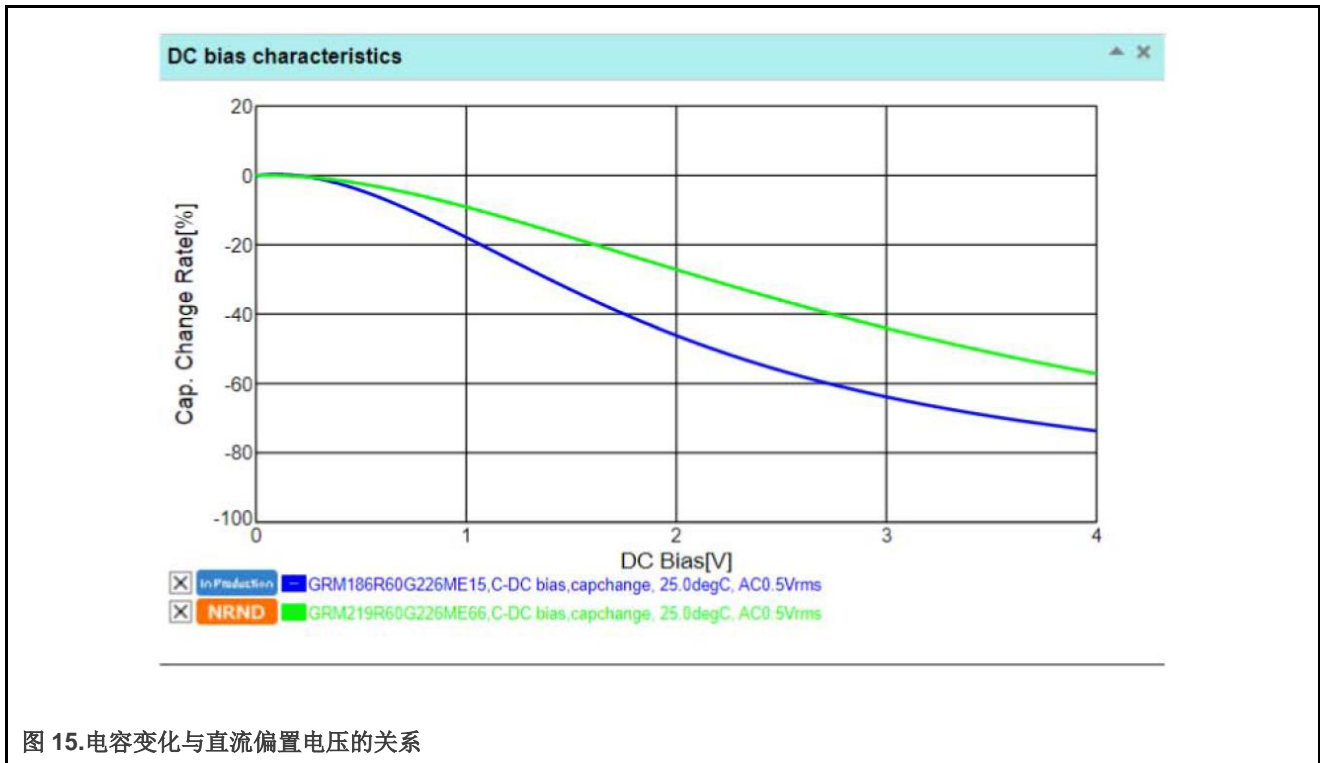


图 15.电容变化与直流偏置电压的关系

5.2.2 电感器选择

所选择的 DC-DC 电感器可能特别重要。许多应用可能有多个不同参数需要考虑。这些参数可能包括尺寸、组成、价格或辐射水平等。下表列出了电感器满足数据手册额定值的最低电气特性。请注意，由于各种原因，您的应用可能需要超过这些特性的电感器。

表 1.DC-DC 电感器的电气特性

电感器大小	10 μ H	仅推荐标称值 10 uH、+/-20%容差
电感器电流额定值*	120 mA	降压模式
电感器电流额定值*	320 mA	升压模式，vdd1p8 供应 1.8 V
电感器电流额定值*	400 mA	升压模式，vdd1p8 供应 3.3 V
电感器直流电阻(ESR)	0.2 Ω	升压模式需要一个 <0.2 Ω 的电感器
	0.5 Ω	对于降压模式，为实现更高效率，建议 <0.2 Ω

*电流额定值为饱和电流(Isat)

对于 DC-DC 电感器的 ESR，估计每增加 0.1 Ω 会导致 1~2% 的效率损失。该电阻包括电感器的 ESR、PCB 走线和元件引线。高于 0.5 Ω 的值可能导致不稳定，尤其是 VDCDC_IN 电压较低时。下面是一些推荐电感器。

电感器类型	值	制造商	参考型号	通过汽车应用认证 AEC-Q200	ESR (Ω)	Isat (mA)	温度范围	大小 (长 x 宽 x 高) mm	图片
绕线铁氧体	10uH	TDK	VLS4012E	是	0.19	890	-40 至+125°C	4x4x1.2	
SMD 屏蔽多层铁氧体	10uH	TDK	MLZ2012N100LTD25	是	0.3	110	-55 至+125°C	2x1.25x0.85	
绕线屏蔽	10uH	Würth	744,025,100	是	0.19	1000	-40 至+125°C	2.8x2.8x2.8	

6 电流估计和效率报告

6.1 DC-DC 为其他设备供电

以下显示的是 DC-DC 输出的简化框图。VDD_1P8 需要外部连接到 PCB 轨道以为电源引脚供电，还可用来为电路板上的其他外部电路供电。VDD_1P5 内部连接到电源管理电路(PMC)，并且需要通过 PCB 轨道外部连接到射频电源引脚。关于完整的原理图连接，请参阅“DC-DC 电源模式”部分。

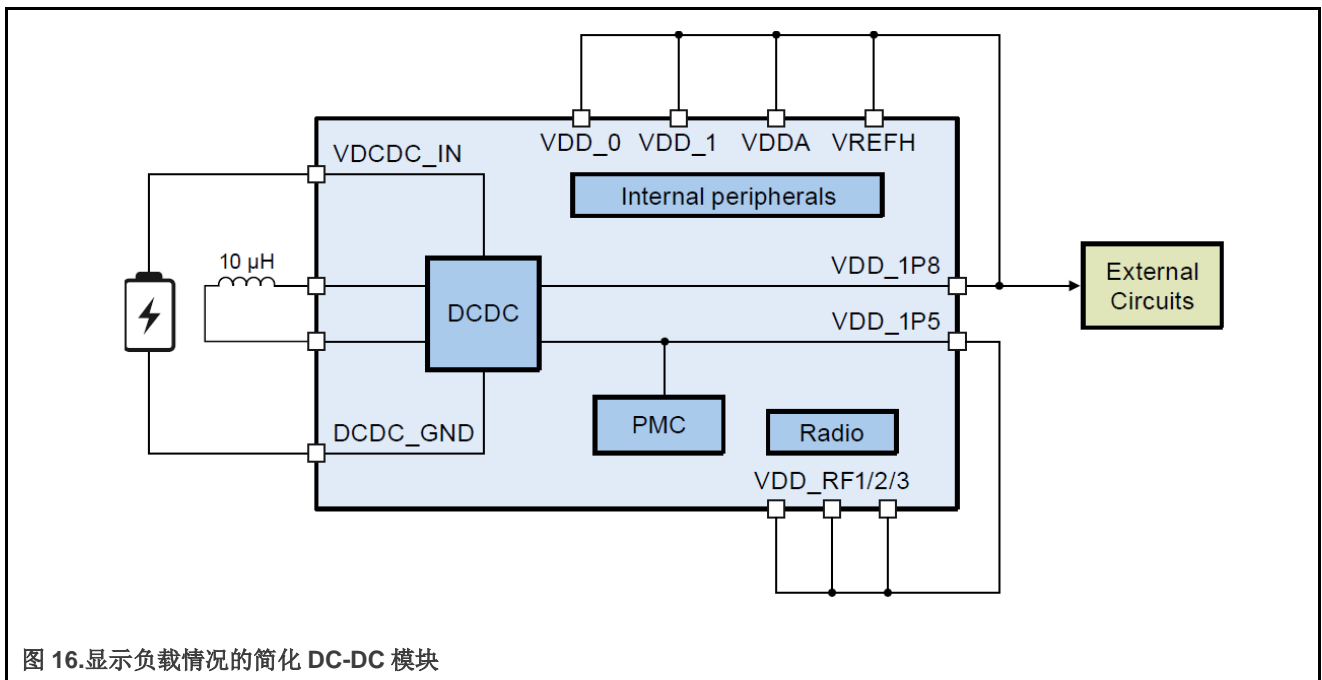


图 16.显示负载情况的简化 DC-DC 模块

6.2 DC-DC 输出电流能力

对于这些系列中的大多数器件，VDD_1P8 输出旨在提供 45 mA 的最大电流驱动能力（当 VDD_1P8 = 1.8 V 时）。此限值并非对所有器件都相同，请参阅器件特定的数据手册。请注意，降压和升压模式下的输出电流规格表示 DC-DC 转换器可以提供给 MCU 加外部电路的最大电流。电流计算中需要考虑 MCU 射频和 MCU 内部模块的电流。对于大多数器件而言，DC-DC 转换器的最大总输出功率为 125 mW（对于特定器件，此值可能有所不同，请参见器件特定的数据手册）。留给外部器件的剩余能量取决于内部外设所消耗的能量。

当 DC-DC 处于脉冲模式时，VDD_1P8 可以为系统提供的最大电流显著减少（大多数器件为 0.5 mA），并且与上面所说的类似，此电流由 MCU 和外部电路共享。

对于具体电源方案，请参阅下面的降压模式或升压模式主题。

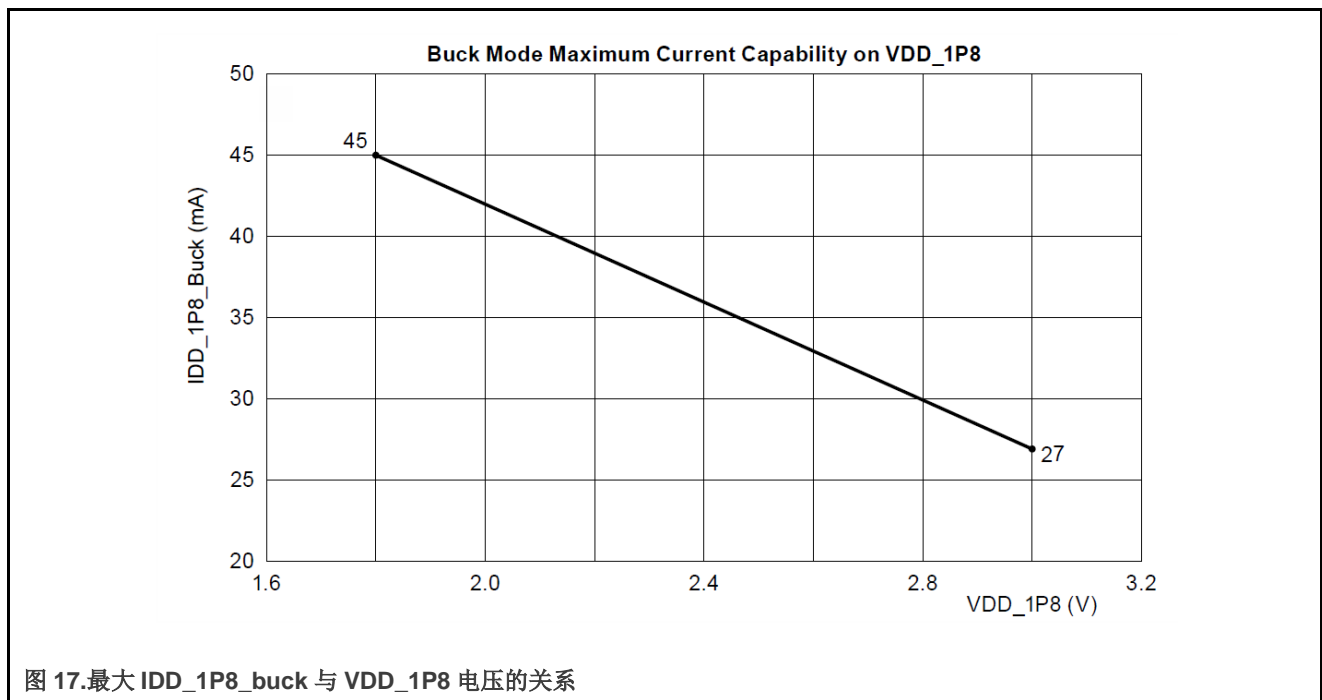
6.2.1 降压模式输出电流能力

首先请注意，DC-DC 产生的部分功率在内部提供给 PMC（电源管理电路），并且需要提供给其他 VDD，这意味着能够提供给外部电路的功率小于 DC-DC 的最大总输出功率。一种估计器件所需功率量的简单方法是参阅数据手册“功耗工作行为”部分，其中已经表征了几种典型场景。

如果需要测量微控制器的功耗，最准确的方法是将应用配置为旁路模式，测量 VDDx 和 VDD_RFx 引脚上的输入功率（假设 DC-DC 产生的电压电平相同）。

如果无法修改硬件以在旁路模式下测量电流，另一种方法是在无负载的情况下将 VDCDC_IN 电流和电压相乘以计算输入功率，然后乘以 90%（这是 DC-DC 的典型效率），从而获得微控制器所需的近似功率。举个例子，MCU 配置为降压模式，消耗 4.8 mA 的电流，VDCDC_IN = 3.0 V，则输入功率 = 4.8 mA x 3.0 V = 14.4 mW。因此，微控制器在该配置中所需的功率是 12.96 mW（输入功率 x 90%）。这样，留给 RF 部分和其他电路的总功率是 112 mW（假设最大功率输出为 125 mW，125 mW - 12.96 mW）。

VDD_1P8 提供的电流有一个最大值，即使 RF 电路关闭，也无法通过 VDD_1P8 引脚提供所有功率。以下是随 VDD_1P8 电压变化的最大 IDD_1P8_Buck 曲线：



注意

对于该系列的大多数器件，上图（最大 IDD_1P8_buck 与 VDD_1P8 电压的关系）具有代表性。但是，有些器件偏离了这些限值；关于 1.8 V 和 3.0 V 时的实际限值，应当参阅器件特定的数据手册。另请注意其他条件，例如 VDCDC_IN 电压可能会影响这些限值。

6.2.2 升压模式输出电流能力

计算升压模式下需要提供给微控制器的能量的方法类似于降压模式部分中解释的方法。对于升压模式，唯一差异是当使用升压 DC-DC 转换时，VDD_1P8 能够提供的最大输出电流随 VDCDC_IN 而变化。

下图显示了当 VDD_1P8 = 1.8 V 和 VDD_1P8 = 3.0 V 时，IDD_1P8_Boost 电流随 VDCDC_IN 而变化的关系。

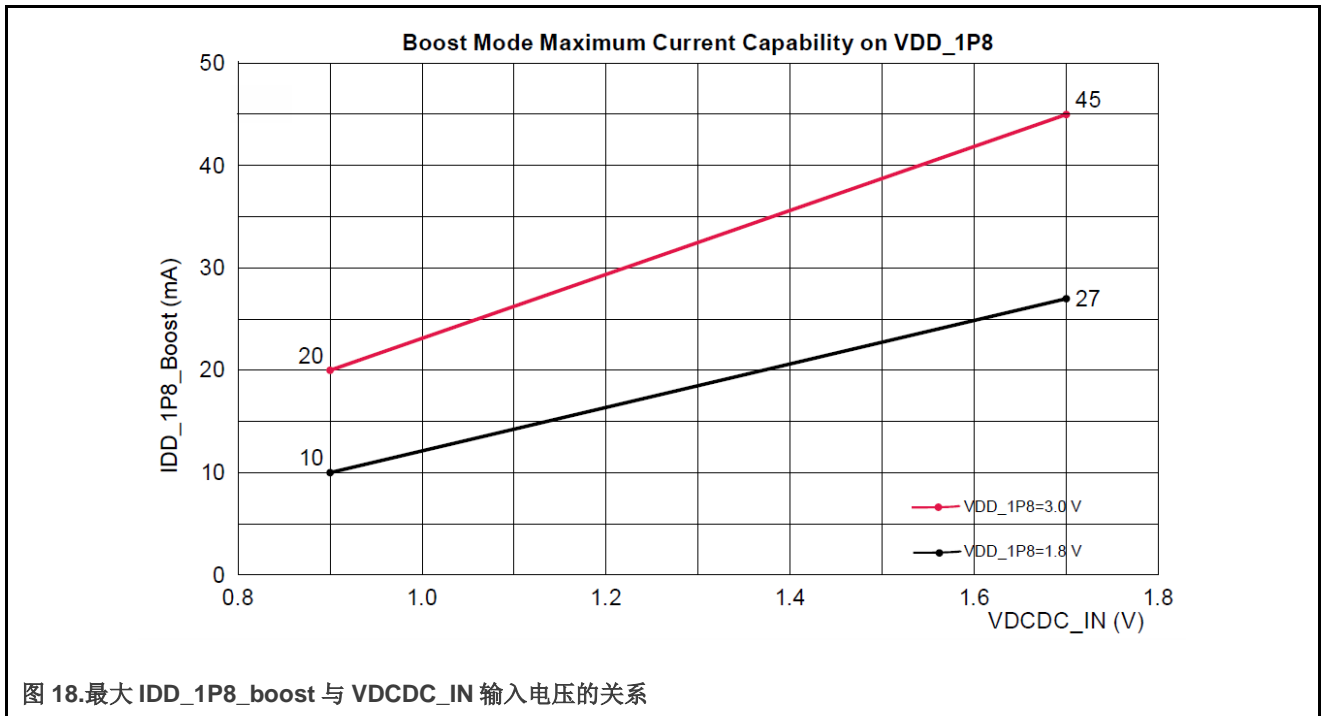


图 18.最大 IDD_1P8_boost 与 VDCDC_IN 输入电压的关系

注意

对于该系列的大多数器件，上图（最大 IDD_1P8_buck 与 VDCDC_IN 电压的关系）具有代表性。但是，有些器件偏离了这些限值；关于 1.8 V 和 3.0 V 时的实际限值，应当参阅器件特定的数据手册。另请注意其他条件，例如 VDD_1P8 电压可能会影响这些限值。

6.3 DC-DC 时序

6.3.1 开启时间

以下示波器图显示了微控制器上电时的时序。这种情况下没有额外的负载。欲了解更详细的时序信息，请参阅器件特定的数据手册。

在下面的测试用例中，VDCDC_IN 为 3.6 V，VDD_1P8 配置为生成 1.8 V。



图 19. 开启时间

图 19 中的绿色曲线显示了代码何时开始执行。请注意，CPU 在 DC-DC 输出电压完全稳定(DCDC_STS_DC_OK = 1)之前启动。重要的是，在 DC-DC 稳定（黄色曲线）之前，应用应保持恒定的负载，并且不做出可能影响负载的更改。电压稳定之后，应用便可增加额外的负载，例如开启内部模块或通过 GPIO 流出高电流。

6.3.2 建立时间

以下两个例子显示了 VDD_1P8 输出电压变化。对于这两种情况，VDCDC_IN 为 3.6 V，没有外部负载。

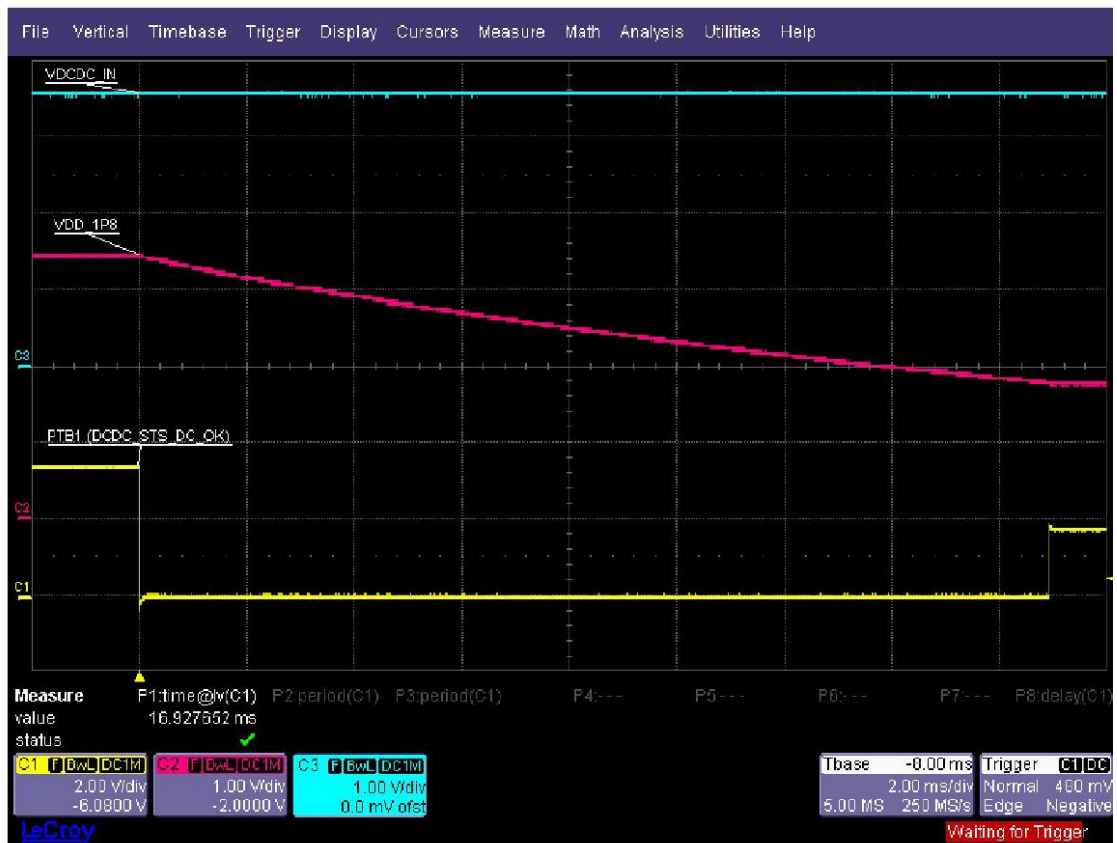


图 20.建立时间

左侧图像显示 VDD_1P8 (粉红色) 从 3.3 V 变到 1.8 V, 右侧图像显示相反的情况。请注意, 将输出电压设置为新电平之后, DCDC_STS_DC_OK 位 (黄色) 会立即变为低电平, 而在输出电压稳定之后, 它又会立即变回 1。

6.4 DC-DC 效率

功耗与 MCU 平台可能支持的许多配置有关。下面是四个例子, 显示了实际效率数值, 支持设计人员优化系统能源管理。

测试系利用测试电路板在 5 个样品上执行, 测量温度为 -40°C、25°C 和 125°C。

FEI: 内核: 48 MHz, 总线/Flash: 24 MHz (最快唤醒条件)

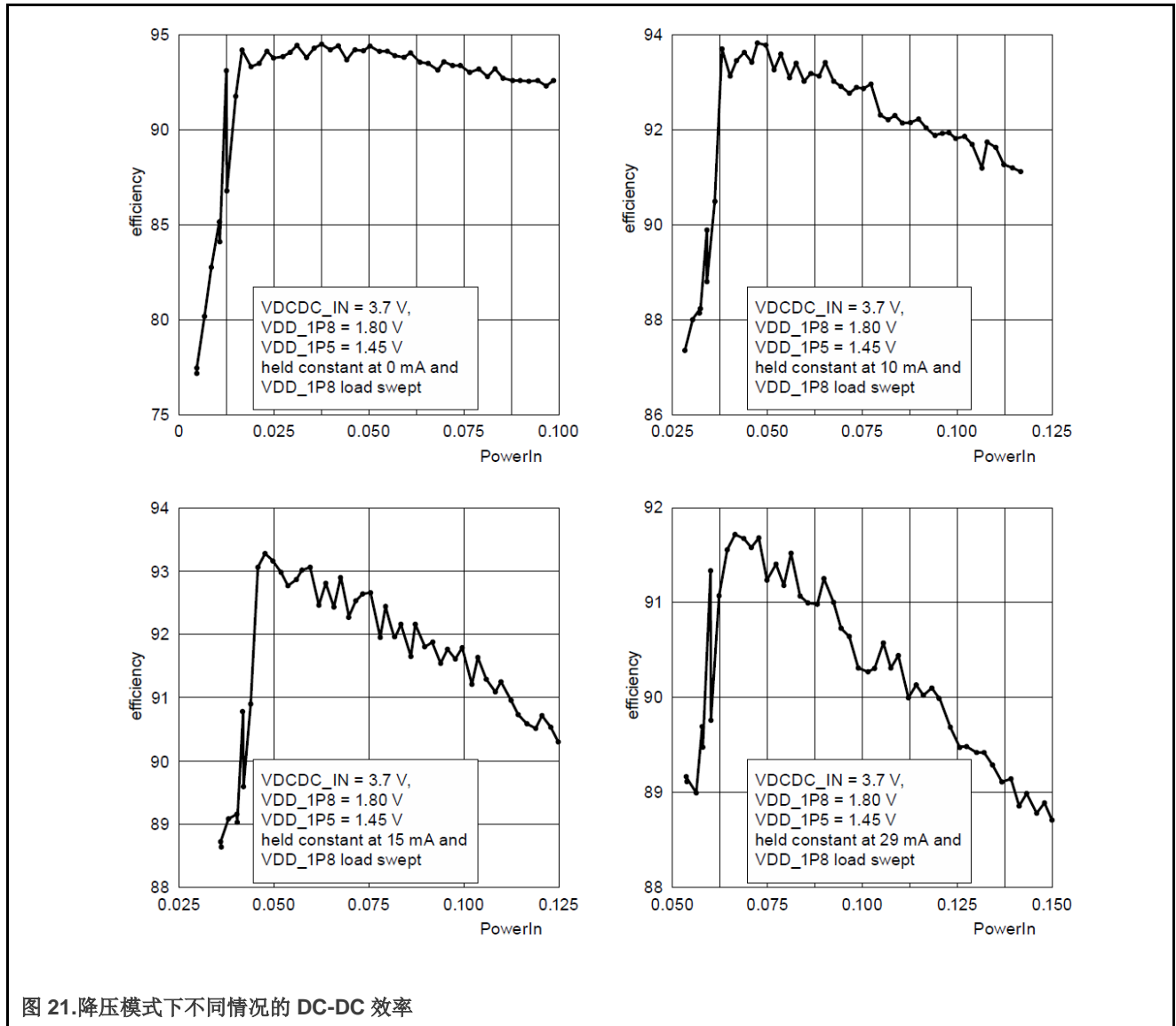


图 21.降压模式下不同情况的 DC-DC 效率

7 修订记录

表 2.样品修订记录

修订版本号	日期	重要变化
0	2015 年 8 月	初版
1	2018 年 3 月	一般更新
2	2020 年 3 月	更新硬件设计指南：具体说明开关频率；更新电压要求；
3	2021 年 6 月	编辑更新

How To Reach Us

Home Page:

nxp.com

Web Support:

nxp.com/support

Limited warranty and liability—Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. “Typical” parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including “typicals,” must be validated for each customer application by customer’s technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: nxp.com/SalesTermsandConditions.

Right to make changes - NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Security — Customer understands that all NXP products may be subject to unidentified or documented vulnerabilities. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer’s applications and products. Customer’s responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer’s applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP. NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, COOLFLUX, EMBRACE, GREENCHIP, HITAG, ICODE, JCOP, LIFE, VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, the Freescale logo, Altivec, CodeWarrior, ColdFire, ColdFire+, the Energy Efficient Solutions logo, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, Processor Expert, QorIQ, QorIQ Qonverge, SafeAssure, the SafeAssure logo, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, Platform in a Package, QUICC Engine, Tower, TurboLink, EdgeScale, EdgeLock, eIQ, and Immersive3D are trademarks of NXP B.V. All other product or service names are the property of their respective owners. AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, µVision, Versatile are trademarks or registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved. Oracle and Java are registered trademarks of Oracle and/or its affiliates. The Power Architecture and Power.org word marks and the Power and Power.org logos and related marks are trademarks and service marks licensed by Power.org.

© NXP B.V. 2021.

All rights reserved.

For more information, please visit: <http://www.nxp.com>

For sales office addresses, please send an email to: salesaddresses@nxp.com

Date of release: 04 June 2021

Document identifier: AN5025

